

## SoCFPGA&OpenCL實驗室

### 建置特色



1. 與美商Intel Altera 成立聯合實驗室，學習最新SoC FPGA設計學習環境。
2. TSRI提供之晶片設計、模擬與佈局軟體，提供積體電路設計學習環境。
3. 虛擬機器提供學生不同作業系統、計算機程式與微處理機等課程學習環境。

### 短期目標



1. 培養學生數位系統設計、積體電路設計與佈局，培養學生建立一特殊應用之軟體與硬體設計能力。
2. 培養學生作業系統認知與專業能力。

### 長期發展



透過感測元件整合與嵌入式系統之應用，進行長時間之數據分析與判讀，以建構一具有預防與預警功能之護聯網系統。

### 課程成果



- 108年成立 Intel FPGA SoCFPGA&OpenCL 聯合實驗室 (2019/03/22)
- 112新版數位電子乙級技能檢定教師研習營(2022~2025每年暑假)
- 勞動力發展署數位電子職類乙級術科測試監評人員資格培訓 (2024/02/02)
- 適性教學課程-數位邏輯設計/數位系統設計/計算機程式/微處理機
- 寒暑假學生自主學習
- 晶片下線相關軟體或課程(Virtuso/Laker/Hspice/Quaruts)
- 友晶科技股份有限公司技術指導教學合作
- 晶心科技股份有限公司技術指導教學合作

### 研究設備



- ❖ Intel Core i7個人電腦: 61套
- ❖ DE10-Nano多媒體平臺:30套
- ❖ FPGA系統開發板(Stratix V): 1套
- ❖ DE10-standard多媒體平臺:30套
- ❖ Altera DE3 高階開發平臺:1臺

### 指導教授



董慧香 副教授

☎ 2229 ✉ hhtung@mail.aeust.edu.tw

### 負責室長



陳政愷 同學

✉ 111104118@mail.aeust.edu.tw

